

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁶
G09G 3/36(11) 공개번호 특 1999-009631
(43) 공개일자 1999년 02월 05일

(21) 출원번호	특 1997-032096
(22) 출원일자	1997년 07월 10일
(71) 출원인	엘지전자 주식회사 구자홍 서울특별시 영등포구 여의도동 20번지
(72) 발명자	하용민
(74) 대리인	경기도 안양시 동안구 비산동 1102-4 관악아파트 208-203호 김영호

심사청구 : 없음

(54) 액정표시장치

요약

본 발명은 화소 매트릭스의 데이터라인들을 시분할 구동하는 액정표시장치에 관한 것이다.

이 액정표시장치는 적어도 2개 이상의 멀티플렉서를 이용하여 적어도 2 이상의 데이터 드라이버 집적회로들의 출력신호를 화소 매트릭스에 포함되어진 다수의 데이터라인들쪽을 전달한다. 그리고 이 액정표시장치에는 적어도 2 이상의 데이터 드라이버 집적회로들에 공급될 비디오데이터를 재배열한다.

이 구성에 의하여, 액정표시장치에 소요될 데이터 드라이버 집적회로의 수가 줄어들고 아울러 화소 매트릭스와 데이터 드라이버 집적회로를 사이의 배선구조가 간소화 된다.

도표

도 2

도면

도면의 간단한 설명

도 1은 종래의 액정표시장치를 개략적으로 도시하는 도면.
 도 2는 본 발명의 실시예에 따른 액정표시장치의 블록도.
 도 3 및 도 4는 도 2에 도시된 회로의 각 부분에 대한 동작파형도.
 도 5은 도 2에 도시된 데이터재정렬부의 일 실시예를 상세하게 도시하는 도면.
 도 6는 도 2에 도시된 데이터재정렬부의 다른 실시예를 상세하게 도시하는 도면.
 도면의 주요부분에 대한 부호의 설명
 10: 액정판넬 12, 22: 게이트 드라이버
 14, 24: D-IC 26: 데이터재정렬부
 MUX1 내지 MUX600: 멀티플렉서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 박막 트랜지스터(Thin Film Transistor: 이하 TFT라 함)들을 스위치 매트릭스(Switch Matrix)로 이용하는 액정표시장치에 관한 것으로, 특히 디지털 비디오 데이터에 의해 구동되기에 적합한 액정표시장치에 관한 것이다.

최근, 영상매체는 시청자에게 고해상도의 화상을 제공하기 위한 방안으로 기존의 아날로그(Analog) 영상 신호 대신에 정보의 압축이 용이한 디지털 영상신호로 전송하는 방식으로 전환되어가고 있는 추세에 있다. 이에 따라, 영상표시장치의 한 종류인 액정표시판넬도 기존의 아날로그 영상신호 대신 디지털 영상신호에 의해 구동될 수 있도록 개발되고 있다.

이러한 개발 노력에 의해 출현하게된 디지털방식 액정표시장치는 도 1에 도시된 바와 같이 액정표시판넬

(10)의 게이트라인들(6L)을 구동하기 위한 게이트 드라이버(Gate Driver, 12)와, 액정표시판넬(10)의 데이터라인들(6L)을 일정한 갯수씩 분할 구동하기 위한 다수의 데이터 드라이버 집적회로를(Data Driver Integrated Circuit; 이하 D-IC라 함)(14)을 구비한다. 액정표시판넬(10)에는 게이트라인들(6L)과 데이터라인들(6L)의 교차부들에 TFT들(도시하지 않음)이 설치되고 아울러 이들 TFT들 각각에는 액정셀들이 접속되어 있다. 게이트 드라이버(12)는 게이트제어신호에 의해 매 프레임 기간마다 수평주사기간씩 게이트라인들(6L)을 순차적으로 구동한다. 즉, 게이트 드라이버(12)는 액정표시판넬(10)에 포함된 TFT들을 1라인분씩 순차적으로 구동한다. 한편, D-IC들(14)은 데이터제어신호에 의해 매 수평주사 기간마다 비디오데이터를 아날로그신호의 형태로 변환하고 그 변환되어진 아날로그 비디오신호를 데이터라인들(6L)에 공급한다. 이를 상세히 하면, D-IC들(14) 각각은 자신의 출력라인의 수에 해당하는 비디오데이터를 입력한 다음 그 입력되어진 비디오데이터를 아날로그 비디오신호들로 변환한다. 그리고 D-IC들(14) 각각은 아날로그 비디오신호들을 자신의 출력라인들에 접속되어진 데이터라인들(6L)에 공급하게 된다. 그러면, 1라인분의 TFT들에 각각 접속되어진 1라인분의 액정셀들은 각각의 비디오신호의 전압레벨에 따라 광 투과율을 조절하게 된다.

이와 같은 구성의 디지털 액정표시장치는 D-IC들(14)이 자신들의 출력단자에 해당하는 수의 데이터라인들을 만들 구동할 수 있기 때문에 많은 수의 D-IC들(14)이 소요되고 아울러 회로구성 및 부피가 커질 수 밖에 없었다.

이러한 디지털 액정표시장치의 단점을 해소하기 위하여, 1라인의 데이터라인들을 시분할 구동하는 시분할 방식 액정표시장치가 제안되었다. 이 시분할방식 액정표시장치는 타나카(Tanaka) 등에 의해 1993년도 IEEE의 간행물을 통해 An LCD Addressed by a-Si:H TFTs with Peripheral poly-Si TET Circuits의 제목으로 발표된 후, 다시 카토(Kato) 등에 의해 Euro Display '96의 논문집에서 Ar+ Laser Annealed Poly-Si TFTs for Large Area LCDs란 제목으로 발표되었다. 이들 논문들에 따르면, 시분할방식 액정표시장치는 폴리크리스탈라인 실리콘(Polycrystalline Si)과 아모르푸스 실리콘(Amorphous Si)의 이중층을 가지도록 TFT들을 형성하여 TFT들의 온/오프 속도를 향상시켰다. 아울러, 시분할방식 액정표시장치에서는 D-IC들 각각의 출력단자들과 데이터라인들 사이에 멀티플렉서를 개재시켜 데이터라인들이 시분할적으로 구동된다. 이에 따라, 시분할방식 액정표시장치는 D-IC의 소요량을 적어도 1/2 이하로 감소시킬 수 있었다.

이와 같은 시분할방식 액정표시장치에서는 멀티플렉서가 멀리 떨어진 데이터라인들을 절환하므로 하나의 멀티플렉서에 의해 구동되는 데이터라인들간의 거리가 커지게 된다. 이로 인하여, 액정표시판넬상의 배선 구조가 복잡하게될 뿐만 아니라 비디오신호가 왜곡될 우려가 있다. 아울러, D-IC들은 1라인분의 비디오데이터를 순차적으로 샘플링하여야 하므로 1라인분의 비디오데이터의 수에 해당하는 주파수의 샘플링률이 D-IC들에 공급되어야만 한다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 회로구성과 배선구조를 간소화 할 수 있는 액정표시장치를 제공함에 있다.

본 발명의 다른 목적은 비디오데이터의 샘플링 주기를 길게 할 수 있는 액정표시장치를 제공함에 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 화소셀들이 다수의 데이터라인들과 다수의 게이트라인들의 교차부를 각각에 배열되어진 액정판넬과, 다수의 데이터라인들에 비디오신호를 공급하기 위한 적어도 2개 이상의 데이터 드라이버 집적회로들과, 적어도 2 이상의 데이터 드라이버 집적회로들 각각으로부터의 비디오신호들을 다수의 데이터라인들에 선택적으로 공급하기 위한 적어도 20이상의 멀티플렉싱 수단과, 데이터 드라이버 집적회로들에 공급될 비디오데이터를 재배열하는 재배열수단을 구비한다. 재배열수단은 적어도 2 이상의 데이터 드라이버 집적회로들과 개별적으로 접속되어진 데이터경로를 경유하여 재배열된 비디오데이터를 적어도 2 이상의 데이터 드라이버 집적회로들에 공급한다. 적어도 2 이상의 데이터경로들은 재배열수단으로부터의 비디오데이터를 상호 배타적으로 공급받거나 또는 동시에 공급받을 수 있다. 그리고 재배열수단은 적어도 2 이상의 데이터 드라이버 집적회로들 각각에 공급될 비디오데이터를 일시적으로 저장하기 위한 적어도 2 이상의 메모리와, 데이터입력라인으로부터의 비디오데이터를 적어도 2 이상의 메모리들에 분배하는 데이터분배수단을 구비한다. 이를 적어도 2 이상의 메모리들이 상호배타적으로 또는 동시에 판독동작을 수행할 수 있다. 적어도 2 이상의 메모리들이 총 저장용량에 있어서 1라인분 또는 2라인분의 비디오데이터에 해당하는 저장용량을 가질 수 있다. 더 나아가, 재배열수단은 적어도 2 이상의 데이터 드라이버 집적회로들 각각에 접속되어진 적어도 2 이상의 선입선출소자들과, 데이터입력라인으로부터의 상기 비디오데이터를 상기 적어도 2 이상의 선입선출소자들에 분배하는 데이터분배수단으로 구성될 수도 있다. 적어도 2 이상의 멀티플렉싱 수단들이 상기 액정판넬상에 설치될 수 있고 아울러 적어도 2 이상의 데이터 드라이버 집적회로들도 액정판넬상에 설치될 수 있다.

본 발명에 따른 액정표시장치는 적색, 녹색 및 청색 화소셀들이 수평축에서 반복되도록 다수의 데이터라인들과 다수의 게이트라인들의 교차부를 각각에 배열되어진 액정판넬과, 다수의 데이터라인들에 비디오신호를 공급하기 위한 적어도 2개 이상의 데이터 드라이버 집적회로들과, 적어도 2 이상의 데이터 드라이버 집적회로들 각각으로부터의 비디오신호들을 다수의 데이터라인들에 선택적으로 공급하기 위한 적어도 20이상의 멀티플렉싱 수단과, 데이터 드라이버 집적회로들에 공급될 적색, 녹색 청색의 비디오데이터를 멀티플렉싱 수단에 의해 상기 데이터라인들이 선택되는 순서에 따라 재배열하는 재배열수단을 구비한다. 재배열수단은 적어도 2 이상의 데이터 드라이버 집적회로들과 개별적으로 접속되어진 데이터경로를 경유하여 재배열된 비디오데이터를 적어도 2 이상의 데이터 드라이버 집적회로들에 공급한다. 적어도 2 이상의 데이터경로들은 재배열수단으로부터의 비디오데이터를 상호 배타적으로 공급받거나 또는 동시에 공급받을 수 있다. 그리고 재배열수단은 적어도 2 이상의 데이터 드라이버 집적회로들 각각에 공급될 비디오데이터를 일시적으로 저장하기 위한 적어도 2개 이상의 메모리와, 데이터입력라인으로부터의 비디오데이터를 적어도 2개 이상의 메모리들에 분배하는 데이터분배수단을 구비한다. 이를 적어도 2개 이상의 메모리들이 상호배타적으로 또는 동시에 판독동작을 수행할 수 있다. 적어도 2개 이상의 메모리들이 총 저장용량에

있어서 1라인분 또는 2라인분의 비디오데이터에 해당하는 저장용량을 가질 수 있다. 더 나아가, 재배열수단은 적어도 20상의 데이터 드라이버 집적회로를 각각에 접속되어진 적어도 2조 이상의 선입선출소자들과, 데이터입력라인으로부터의 상기 비디오데이터를 상기 적어도 2조 이상의 선입선출소자들에 분배하는 데이터분배수단으로 구성될 수도 있다. 적어도 2 이상의 멀티플렉싱 수단들이 상기 액정판널상에 설치될 수 있고 아울러 적어도 2 이상의 데이터 드라이버 집적회로들도 액정판널상에 설치될 수 있다.

본 발명에 따른 액정표시장치는 화소셀들이 n 개의 데이터라인들과 m 개의 게이트라인들의 교차부를 각각에 배열되어진 액정판널과, n 개의 데이터라인들을 n 보다 작은 p 개씩 분할 구동하는 q 개의 데이터 드라이버 집적회로들과, q 개의 데이터 드라이버 집적회로를 각각에 의해 구동될 p 개의 데이터라인들이 p 보다 작은 r 개씩 s 번에 걸쳐 순차적으로 q 개의 데이터 드라이버 집적회로를 각각에 접속시키기 $s \times p$ 개의 멀티플렉서들과, 데이터 드라이버 집적회로들에 공급될 비디오데이터를 재배열하는 재배열수단을 구비한다.

상기 목적을 외에 본 발명의 다른 목적 및 잇점들은 첨부도면을 참조한 다음의 바람직한 실시 예에 대한 상세한 설명을 통하여 명확하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예를 첨부한 도2 내지 도7를 참조하여 상세하게 설명하기로 한다.

도2를 참조하면, 화소 매트릭스(20)의 게이트라인들(GM1 내지 GM600)을 구동하기 위한 게이트 드라이버(22)와, 화소 매트릭스(20)의 데이터라인들(DL1 내지 DL2400)을 구동하기 위한 D-IC들(24a, 24b)을 구비하는 본 발명의 실시예에 따른 액정표시장치가 도시되어 있다. 이 화소 매트릭스(20)는 게이트라인들(GM1 내지 GM600)과 데이터라인들(DL1 내지 DL2400)과의 교차지점들에 각각 배치되어진 600×2400 개의 화소소자들을 포함하여 600×800 개의 화소를 가지는 화상을 표시하게 된다. 화상소자들은 각각 하나의 TFT와 하나의 액정셀로 구성되고, 이 화상소자에 포함되어진 TFT의 게이트전극과 데이터전극은 게이트라인(GM)과 데이터라인(DL)에 각각 접속된다. 2400 개의 데이터라인들(DL1 내지 DL2400)은 적색(R)용 화상소자, 녹색(G)용 화상소자, 그리고 청색(B)용 화상소자들을 구동하기 위해 800 개씩 할당된다. 이들 적색(R)용, 녹색(G)용 및 청색(B)용 데이터라인들은 교번적으로 배열된다. 게이트 드라이버(22)는 게이트제어신호들에 의해 매 프레임 기간마다 수평주사기간씩 순차적으로 게이트라인들(GL)을 구동한다. 이 게이트 드라이버(22)에 의하여, 화소 매트릭스(20)에 포함되어진 TFT들은 2400 개씩 순차적으로 턴-온(Turn-on)되어 2400개의 데이터라인(DL1 내지 DL2400)을 2400개의 액정셀들에 각각 접속시킨다. 한편, D-IC들(24a, 24b) 각각은 매 수평주사기간마다 다수의 비디오데이터를 샘플링함과 아울러 그 샘플링된 다수의 비디오데이터를 아날로그 비디오 신호들로 변환한다. 그리고 D-IC들(24a, 24b) 각각은 비디오신호들을 데이터라인들(DL)에 공급한다. 그러면, 턴-온되어진 TFT들에 접속된 액정셀들은 각각 데이터라인(DL)으로부터의 비디오신호의 전압레벨에 따라 광 투과율을 조절하게 된다.

액정표시장치는 D-IC들(24a, 24b)의 출력단자들(LD1 내지 LD600)에 각각 접속되어진 멀티플렉서들(MUX1 내지 MUX600)을 추가로 구비한다. 이들 멀티플렉서들(MUX1 내지 MUX600)은 각각 서로 인접한 4개의 데이터라인들(DL1 내지 DL1+3)에 접속된다. 그리고 이들 멀티플렉서들(MUX1 내지 MUX600)은 각각 제1 내지 제4 출력단자(LD)에 의해 D-IC(24)의 출력단자(LD)로부터의 비디오신호를 4개의 데이터라인들(DL1 내지 DL1+3)에 순차적으로 공급한다. 이를 위하여, 이들 멀티플렉서들(MUX1 내지 MUX600) 각각은 D-IC(24)의 출력단자(LD)와 4개의 데이터라인들(DL1 내지 DL1+3) 사이에 각각 접속되어진 4개의 MOS 트랜지스터(MN1 내지 MN4)를 구비한다. 멀티플렉서(MUX)에 포함된 4개의 MOS 트랜지스터들(MN1 내지 MN4)은 제1 내지 제4 선택신호(SEL1 내지 SEL4)를 하나씩 자신들의 게이트전극쪽으로 각각 입력한다. 제1 내지 제4 선택신호(SEL1 내지 SEL4)는 수평동기신호와 동일한 주파수를 가진다. 그리고 제1 내지 제4 선택신호(SEL1 내지 SEL4)는 서로 순차적이고 반복적으로 진행되는 인에이블기간, 즉 하이논리의 구간을 가진다. 이에 따라, 멀티플렉서(MUX)에 포함되어진 4개의 MOS 트랜지스터들(MN1 내지 MN4)은 매 수평주사기간마다 순차적으로 턴-온되어 4개의 데이터라인(DL1 내지 DL1+3)이 순차적으로 D-IC(24)의 출력단자(LD)에 접속되도록 한다. 이들 4개의 MOS 트랜지스터들(MN1 내지 MN4)은 스위치 기능을 가지는 회로소자들로 대체될 수도 있다. 그리고 멀티플렉서들(MUX1 내지 MUX600)은 화소 매트릭스(20) 및 게이트 드라이버(22)와 함께 동일한 유리기판(28)상에 형성된다. 여기서, 멀티플렉서들(MUX1~MUX600)은 화소 매트릭스(20)의 위쪽(즉, 유리기판(28)의 상단 가장자리)에 그리고 게이트 드라이버(22)는 화소 매트릭스(20)의 가장자리(즉, 유리기판(28)의 가장자리)에 각각 위치한다.

또한, 액정표시장치에는 D-IC들(24a, 24b)에 공급될 비디오데이터를 재정렬시켜 그 재정렬되어진 비디오데이터를 D-IC들(24a, 24b)에 공급하는 데이터재정렬부(26)가 설치되어 있다. 이 데이터재정렬부(26)는 각각 적색용버스(MRB), 녹색용버스(MGB) 및 청색용버스(MBB)를 경유하여 입력되는 적색데이터(R) 스트림, 녹색데이터(G) 스트림 및 청색데이터(B) 스트림을 D-IC들(24)의 수에 해당하는 그룹(예를 들면, 2개의 데이터 그룹)으로 분리하고, 각 데이터그룹을 멀티플렉서(MUX)의 출력라인의 수(예를 들면, 4개)에 해당하는 선택선들(예를 들면, 4개의 선택선)로 재정렬한다. 그리고 데이터재정렬부(26)는 재정렬된 비디오데이터를 다른 버스들을 경유하여 D-IC들(24a, 24b)에 공급한다. 실제로, 제1 D-IC(24a)에는 비디오데이터가 제1 내지 제3 보조버스(SB1, SB2, SB3)를 경유하여 3개의 심볼씩 공급되고 그리고 제2 D-IC(24b)에는 비디오데이터가 제4 내지 제6 보조버스(SB4, SB5, SB6)를 경유하여 3개의 심볼씩 공급된다. 또한, 데이터재정렬부(26)는 D-IC들(24a, 24b)이 동시에 비디오데이터를 입력하거나 또는 교번적으로 비디오데이터를 입력하도록 설계될 수 있다. 마지막으로, 데이터재정렬부(26)와 D-IC들(24A, 24B)은 데이터제어버스(OCB)로부터 입력되는 샘플링클럭을 포함한 데이터제어신호들에 의해 구동된다.

도3은 데이터재정렬부(26)로부터 비디오데이터가 제1 내지 제3 보조버스(SB1 내지 SB3)와 제4 내지 제6 보조버스(SB4 내지 SB6)에 교번적으로 출력되는 경우에 데이터재정렬부(26), D-IC들(24) 및 멀티플렉서들(MUX1 내지 MUX600)의 동작파형을 도시한다.

도3에 있어서, 제1 내지 제3 보조버스들(SB1 내지 SB3)과 제4 내지 제6 보조버스들(SB4 내지 SB6)에는 선택신호들(SEL1 내지 SEL4)이 인에이블되는 기간, 즉 하이논리를 유지하는 기간마다 교번적으로 재정렬된 비디오데이터 스트림이 공급된다. 이를 상세히 하면, 제1 선택신호(SEL1)가 인에이블된 시점으로부터 제1 보조버스(SB1)에 R1, R5, R9...R397의 재정렬된 비디오데이터가, 제2 보조버스(SB2)에는 G2, G6, G10...G398의 재정렬된 비디오데이터가, 그리고 제3 보조버스(SB3)에는 B3, B7, B11...B399의 재정렬된 비디오데이터가 각각 공급된다. 제1 내지 제3 보조버스(SB1 내지 SB3)에 재정렬된 비디오데이터가 공급되어진 후 나

머지 제1 선택신호(SEL1)의 인에이블 기간 동안, 제4 보조버스(SB4)에 R401, R405, R409...R797의 재정렬된 비디오데이터, 제5 보조버스(SB5)에는 6402, 6406, 6410...6798의 재정렬된 비디오데이터, 그리고 제6 보조버스(SB6)에는 6403, 6407, 6411...6799의 재정렬된 비디오데이터가 공급되게 된다.

이와 같은 형태로, 제2 내지 제4 선택신호(SEL2 내지 SEL4)가 순차적으로 인에이블됨에 따라 제1 내지 제6 보조버스를(SB1 내지 SB6)에 재정렬된 비디오데이터가 일정한 간격을 두고 반복적으로 공급된다. 이 때, 제1 보조버스(SB1)에는 61, 65, 69...6397, 81, 85, 89...8397 및 R2, R6, R10...R398의 재정렬 비디오데이터가 일정한 간격을 두고 순차적으로 공급된다. 아울러 제2 보조버스(SB2)에는 82, 86, 810...8398, R3, R7, R11...R399 및 63, 67, 71...6399의 재정렬된 비디오데이터가, 그리고 제3 보조버스(SB3)에는 R4, R8, R12...R400, 64, 68, 72...6400 및 84, 88, 92...8400의 재정렬된 비디오데이터가 각각 공급된다. 또한, 제1 내지 제6 보조버스를(SB1 내지 SB6)과 시간적으로 교번되게 재정렬된 비디오데이터를 입력하는 제4 내지 제6 보조버스를(SB4 내지 SB6)에는 6401, 6405, 6409...6797, 8401, 8405, 8409...8797 및 R402, R406, R410...R798의 재정렬 비디오데이터, 6402, 6406, 6410...6798, R403, R407, R411...R799 및 6403, 6407, 6411...6799의 재정렬 비디오데이터, 그리고 R404, R408, R412...8800, 6404, 6408, 6412...6800 및 8404, 8408, 6412...8800의 재정렬된 비디오데이터가 각각 공급된다.

다음으로, D-IC들(24a, 24b)의 600개의 출력라인(L01 내지 L0600) 각각에는 선택신호들(SEL1 내지 SEL4)이 순차적으로 인에이블, 즉 하이논리를 가짐에 따라 4개의 비디오신호가 순차적으로 출력된다. 예를 들면, D-IC(24a)의 제1 출력단자들(L01)에 R1, 61, 81 및 R2의 비디오신호가 순차적으로 출력되고 그리고 D-IC(24a)의 제2 출력단자들(L02)에 62, 82, R3, 및 63의 비디오신호가 순차적으로 출력된다. 이와 같은 형태로, D-IC(24a)의 제3 내지 제6 출력단자들(L03 내지 L06) 각각에도 83, R4, 64, 및 84의 비디오신호들, R5, 65, 85, 및 R6의 비디오신호들, 66, 86, R7, 및 67의 비디오신호들, 그리고 87, R8, 68, 및 88의 비디오신호들이 공급된다.

이들 D-IC들(24a, 24b)의 600개의 출력단자들(L01 내지 L0600)에 4차례에 걸쳐 출력되는 2400개의 비디오신호들은 제1 내지 제4 선택신호(SEL1 내지 SEL4)에 따라 절환동작을 수행하는 600개의 멀티플렉서들(MUX1 내지 MUX600)에 의해서 2400개의 데이터라인들(DL1 내지 DL2400)에 각각 인가되게 된다. 이 결과, 화소 매트릭스(20)를 구동하기 위해 사용되는 D-IC들의 수가 대폭적(예를 들면, 8개에서 2개로)으로 줄어 들게 된다.

도4 은 데이터재정렬부(26)로부터 재정렬된 비디오데이터가 제1 내지 제3 보조버스(SB1 내지 SB3)와 제4 내지 제6 보조버스(SB4 내지 SB6)에 동시에 출력되는 경우에 데이터재정렬부(26), D-IC들(24) 및 멀티플렉서들(MUX1 내지 MUX600)의 동작파형을 도시한다.

도4 에 있어서, 제1 내지 제3 보조버스를(SB1 내지 SB3)과 제4 내지 제6 보조버스를(SB4 내지 SB6) 각각에 공급되는 재정렬된 비디오데이터는 선택신호들(SEL1 내지 SEL4)이 순차적으로 인에이블됨에 따라 4회 변경된다. 이를 상세히 하면, 제1 선택신호(SEL1)가 인에이블된 시점으로부터 제4 선택신호(SEL4)가 인에이블되는 시점까지의 기간동안에 제1 보조버스(SB1)에 이 때, 제1 보조버스(SB1)에는 R1, R5, R9...R397의 재정렬된 비디오데이터로부터 61, 65, 69...6397, 81, 85, 89...8397 및 R2, R6, R10...R398의 재정렬 비디오데이터가 순차적으로 공급된다. 그리고 제2 내지 제6 보조버스(SB2 내지 SB6) 각각에도 62, 66, 70...6398, 82, 86, 90...8398, R3, R7, R11...R399 및 63, 67, 71...6399의 재정렬된 비디오데이터와, 83, 87, 91...8399, R4, R8, R12...R400, 64, 68, 72...6400 및 84, 88, 92...8400의 재정렬된 비디오데이터와 R401, R405, R409...R797, 6401, 6405, 6409...6797, 8401, 8405, 8409...8797 및 R402, R406, R410...R798의 재정렬 비디오데이터와, 6402, 6406, 6410...6798, 8402, 8406, 8410...8798, R403, R407, R411...R799 및 6403, 6407, 6411...6799의 재정렬된 비디오데이터와, 그리고 8403, 8407, 8411...8799, R404, R408, 8412...8800, 6404, 8404, 8408, 8412...8800 재정렬된 비디오데이터가 각각 공급된다.

6408, 6412...6800 및 8404, 8408, 8412...8800 재정렬된 비디오데이터가 각각 공급된다.

다음으로, D-IC들(24a, 24b)의 600개의 출력라인(L01 내지 L0600) 각각에는 선택신호들(SEL1 내지 SEL4)이 순차적으로 인에이블, 즉 하이논리를 가짐에 따라 4개의 비디오신호가 순차적으로 출력된다. 예를 들면, D-IC(24a)의 제1 출력단자들(L01)에 R1, 61, 81 및 R2의 비디오신호가 순차적으로 출력되고 그리고 D-IC(24a)의 제2 출력단자들(L02)에 62, 82, R3, 및 63의 비디오신호가 순차적으로 출력된다. 이와 같은 형태로, D-IC(24a)의 제3 내지 제6 출력단자들(L03 내지 L06) 각각에도 83, R4, 64, 및 84의 비디오신호들, R5, 65, 85, 및 R6의 비디오신호들, 66, 86, R7, 및 67의 비디오신호들, 그리고 87, R8, 68, 및 88의 비디오신호들이 공급된다.

이들 D-IC들(24a, 24b)의 600개의 출력단자들(L01 내지 L0600)에서 4차례에 걸쳐 출력되는 2400개의 비디오신호들은 제1 내지 제4 선택신호(SEL1 내지 SEL4)에 따라 절환동작을 수행하는 600개의 멀티플렉서들(MUX1 내지 MUX600)에 의해서 2400개의 데이터라인들(DL1 내지 DL2400)에 각각 인가되게 된다. 이 결과, 화소 매트릭스(20)를 구동하기 위해 사용되는 D-IC들의 수가 대폭적(예를 들면, 8개에서 2개로)으로 줄어 들게 된다. 아울러, 비디오데이터가 D-IC들(24a, 24b)에 동시에 공급됨으로써 비디오데이터를 샘플링하기 위해 D-IC들(24a, 24b)에 공급되는 샘플링클럭의 주파수가 낮아지게 된다.

도5는 도2에 도시된 데이터재정렬부(26)의 일 실시예를 상세하게 도시한다. 도5에 있어서, 데이터재정렬부(26)는 적색용, 녹색용, 및 청색용 버스를(MRB, MGB, MBB)에 각각 접속되어진 제1 내지 제3 데이터 멀티플렉서(30, 32, 34)와, 이들 제1 내지 제3 데이터 멀티플렉서들(30, 32, 34) 각각에 4개씩 병렬 접속되어진 제1 내지 제12 시리얼입력시리얼출력(First Input First Output; 이하 FIFO라함)(FR1 내지 FR12)을 구비한다. 제1 내지 제3 데이터 멀티플렉서들(30, 32, 34)은 제1 분할 인에이블신호(ENa)가 하이논리를 유지하는 동안, 즉 수평주사기간의 절반에 해당하는 기간동안에 구동된다. 그리고 제1 데이터 멀티플렉서(30)는 적색용버스(MRB)로부터의 적색데이터스트림(R1 내지 R800) 중 절반에 해당하는 400개의 적색데이터(R1 내지 R400)를 순차적이고 반복적으로 변화하는 2비트의 선택신호(A, B)의 논리값에 따라 제1 내지 제4 FIFO(FR1 내지 FR4)에 순차적이고 반복적으로 저장한다. 이 결과, 제1 내지 제4 FIFO(FR1 내지 FR4)에는 R1, R5, R9...R397, R2, R6, R10...R398, R3, R7, R11...R399 및 R4, R8, R12...R400의 적색데이터가 각각 저장된다. 제1 데이터 멀티플렉서(30)와 동일하게, 제2 데이터 멀티플렉서(32)는 녹색용버스(MGB)로부터의 녹색데이터스트림(G1 내지 G800) 중 절반에 해당하는 400개의 녹색데이터(G1 내지 G400)를 상기 2비트의 선택신호(A, B)의

논리값에 따라 제5 내지 제8 FIFO(FR5 내지 FR8)에 순차적이고 반복적으로 저장한다. 따라서, 제5 내지 제8 FIFO(FR5 내지 FR8)에는 61, 65, 69...6397, 62, 66, 70...6398, 63, 67, 71...6399 및 64, 68, 72...6400의 청색데이터가 각각 저장된다. 또한, 제3 데이터 멀티플렉서(34)도 제1 및 제2 데이터 멀티플렉서(30, 32)와 마찬가지로 청색용버스(M8B)로부터의 청색데이터스트림(81 내지 8800) 중 절반에 해당하는 400개의 청색데이터(81 내지 8400)를 상기 2비트의 선택신호(A, B)의 논리값에 따라 제9 내지 제12 FIFO(FR9 내지 FR12)에 순차적이고 반복적으로 저장한다. 이에 따라, 제9 내지 제12 FIFO(FR9 내지 FR12)에는 81, 85, 89...8397, 82, 86, 90...8398, 83, 87, 91...8399 및 84, 88, 92...8400의 청색데이터가 각각 저장된다.

그리고 데이터재정렬부(26)는 적색용, 녹색용 및 청색용 버스를(MR8, MG8, MB8)에 각각 접속됨과 아울러 제1 내지 제3 데이터 멀티플렉서(30, 32, 34)와 각각 병렬로 접속되어진 제4 내지 제6 데이터 멀티플렉서(36, 38, 40)를 추가로 구비한다. 이를 제4 내지 제6 데이터 멀티플렉서(36, 38, 40) 각각에 4개씩의 FIFO를, 즉 제13 내지 제24 FIFO(FR13 내지 FR24)가 접속되어 있다. 제4 내지 제6 데이터 멀티플렉서(36, 38, 40)는 제2 분할 인에이블신호(ENb)가 하이논리를 유지하는 동안, 즉 제1 내지 제3 데이터 멀티플렉서(30, 32, 34)가 구동되지 않는 수평주사기간의 후반부에 해당하는 기간동안에 구동된다. 그리고 제4 데이터 멀티플렉서(36)는 적색용버스(MR8)로부터의 적색데이터스트림(R1 내지 R800) 중 절반에 해당하는 400개의 적색데이터(R401 내지 R800)를 상기 2비트의 선택신호(A, B)의 논리값에 따라 제13 내지 제16 FIFO(FR13 내지 FR16)에 순차적이고 반복적으로 저장한다. 이 결과, 제13 내지 제16 FIFO(FR13 내지 FR16)에는 R401, R405, R409...R797, R402, R406, R410...R798, R403, R407, R411...R799 및 R404, R408, R412...R800의 적색데이터가 각각 저장된다. 그리고 제5 데이터 멀티플렉서(38)는 녹색용버스(M8B)로부터의 녹색 데이터스트림(G1 내지 G800) 중 절반에 해당하는 400개의 녹색데이터(G401 내지 G800)를 상기 2비트의 선택신호(A, B)의 논리값에 따라 제17 내지 제20 FIFO(FR17 내지 FR20)에 순차적이고 반복적으로 저장한다. 따라서 제17 내지 제20 FIFO(FR17 내지 FR20)에는 G401, G405, G409...G797, G402, G406, G410...G798, G403, G407, G411...G799, 및 G404, G408, G412...G800의 녹색데이터가 각각 저장된다. 또한, 제6 데이터 멀티플렉서(40)도 청색용버스(M8B)로부터의 청색데이터스트림(B1 내지 B800) 중 절반에 해당하는 400개의 청색데이터(B401 내지 B800)를 상기 2비트의 선택신호(A, B)의 논리값에 따라 제21 내지 제24 FIFO(FR21 내지 FR24)에 순차적이고 반복적으로 저장한다. 이에 따라, 제21 내지 제24 FIFO(FR21 내지 FR24)에는 B401, B405, B409...B797, B402, B406, B410...B798, B403, B407, B411...B799 및 B404, B408, B412...B800의 청색데이터가 각각 저장된다.

또한, 데이터재정렬부(26)는 제1 내지 제12 FIFO(FR1 내지 FR12)로부터의 비디오데이터를 입력하는 제1 디멀티플렉서(42)와, 제13 내지 제24 FIFO(FR13 내지 FR24)로부터의 비디오데이터를 입력하는 제2 디멀티플렉서(44)를 구비한다. 이를 제1 및 제2 디멀티플렉서(42, 44)는 도3에서의 제1 내지 제4 선택신호(SEL1 내지 SEL4) 각각의 인에이블되는 기간마다 한번씩 교번적으로 구동된다. 예를 들면, 상기 제1 선택신호(SEL1)의 인에이블 기간의 전반부에서는 제1 디멀티플렉서(42)가 그리고 상기 제1 선택신호(SEL1)의 인에이블 기간의 후반부에서는 제2 디멀티플렉서(44)가 구동된다. 따라서, 제1 및 제2 디멀티플렉서(42, 44)는 제1 내지 제4 선택신호(SEL1 내지 SEL4)가 순차적으로 인에이블됨에 따라 교번적으로 4회씩 구동되어 1 수평라인의 비디오데이터를 제1 내지 제6 보조버스(SB1 내지 SB6)를 경유하여 출력하게 된다. 그리고 제1 및 제2 디멀티플렉서(42, 44)는 구동될 때마다 각각 12개의 FIFO(FR1 내지 FR12 또는 FR13 내지 FR24) 중 3개의 FIFO들에 저장되어진 비디오데이터를 선택하여 3개의 보조버스(SB1, 내지 SB3, 또는 SB4 내지 SB6)에 각각 출력한다.

이를 상세히 하면, 제1 디멀티플렉서(42)는 첫번째로 구동될 때에 제1 FIFO(FR1)으로부터의 R1, R5, R9...R397의 적색데이터와 제6 FIFO(FR6)로부터의 62, 66, 70...6398의 녹색데이터와 제11 FIFO(FR11)로부터의 B3, B7, B11...B399의 청색데이터를 제1 내지 제3 보조버스(SB1 내지 SB3)에 각각 공급하고, 두번째로 구동될 때에는 제5 FIFO(FR5)로부터의 61, 65, 69...6397의 녹색데이터와 제10 FIFO(FR10)로부터의 82, 86, 90...8398의 청색데이터와 제4 FIFO(FR4)로부터의 R4, R8, R12...R400의 적색데이터를 제1 내지 제3 보조버스(SB1 내지 SB3)에 각각 공급한다. 그리고 제1 디멀티플렉서(42)는 세번째로 구동될 때에 제9 FIFO(FR9)으로부터의 81, 85, 89...8397의 청색데이터와 제2 FIFO(FR2)로부터의 R3, R7, R11, R399의 적색데이터와 제8 FIFO(FR8)로부터의 64, 68, 72...6400의 녹색데이터를 제1 내지 제3 보조버스(SB1 내지 SB3)에 각각 공급하고, 네번째로 구동될 때에는 제2 FIFO(FR2)로부터의 R2, R6, R10...R398의 적색데이터와 제7 FIFO(FR7)로부터의 63, 67, 71...6399의 녹색데이터와 제12 FIFO(FR12)로부터의 84, 88, 92...8400의 청색데이터를 제1 내지 제3 보조버스(SB1 내지 SB3)에 각각 공급한다. 한편, 제2 디멀티플렉서(44)는 첫번째로 구동될 때에 제13 FIFO(FR13)으로부터의 R401, R405, R409...R797의 적색데이터와 제18 FIFO(FR18)로부터의 6402, 6406, 6410...6798의 녹색데이터와 제23 FIFO(FR23)로부터의 B403,

B407, B411...B799의 청색데이터를 제4 내지 제6 보조버스(SB4 내지 SB6)에 각각 공급하고, 두번째로 구동될 때에는 제17 FIFO(FR17)로부터의 6401, 6405, 6409...6797의 녹색데이터와 제22 FIFO(FR22)로부터의 6402, 6406, 6410...6798의 청색데이터와 제16 FIFO(FR16)로부터의 R404, R408, R412...R800의 적색데이터를 제4 내지 제6 보조버스(SB4 내지 SB6)에 각각 공급한다. 또한, 제2 디멀티플렉서(44)는 세번째로 구동될 때에 제21 FIFO(FR21)로부터의 B401, B405, B409...B797의 청색데이터와 제14 FIFO(FR14)로부터의 R403, R407, R411...R799의 적색데이터와 제20 FIFO(FR20)로부터의 6404, 6408, 6412...6800의 녹색데이터를 제4 내지 제6 보조버스(SB4 내지 SB6)에 각각 공급하고, 네번째로 구동될 때에는 제14 FIFO(FR14)로부터의 R402, R406, R410...R798의 적색데이터와 제19 FIFO(FR19)로부터의 6403, 6407, 6411...6799의 녹색데이터와 제24 FIFO(FR24)로부터의 8404, 8408, 8412...8800의 청색데이터를 제4 내지 제6 보조라인(SB4 내지 SB6)에 각각 공급한다.

여기서, 제1 내지 제3 데이터 멀티플렉서(30, 32, 34)는 제1 내지 제12 FIFO(FR1 내지 FR12)와 제1 디멀티플렉서(42)와 함께 1라인분의 비디오데이터스트림의 일부를 재정렬하는 제1 그룹재정렬수단을 구성하고, 제4 내지 제6 데이터 멀티플렉서(36, 38, 40)는 제13 내지 제24 FIFO(FR13 내지 FR24)와 제2 디멀티플렉서(44)와 함께 1라인분의 비디오데이터스트림의 일부를 재정렬하는 제2 그룹재정렬수단을 구성한다. 이들 그룹재정렬수단의 수는 도2에 도시된 0-1C(24)의 도시만큼 소요된다. 그리고 데이터 멀티플렉서(30 내지 40) 각각에 접속되는 FIFO의 수는 도2에 도시된 멀티플렉서(MUX)의 출력라인의 수만큼 소요된다. 또한, FIFO들(FR1 내지 FR24)의 총 저장용량은 적어도 1라인분 이상의 비디오데이터를 저장할 수 있으면 무방하나, 바람직하게는 2라인분의 비디오데이터를 저장할 수 있도록 설정되어야 한다. 또한, FIFO들(FR1

내지 FR24)의 총 저장용량이 2라인분의 비디오데이터를 저장하도록 설정된 경우에 제1 및 제2 디멀티플렉서(42, 44)가 동시에 구동될 수 있다. 이에 따라, 데이터 샘플링을 제어하기 위해 도2에 도시된 0-1C를 (24)에 공급되는 샘플링 클럭의 주파수를 낮출 수 있게 된다.

도6는 도2에 도시된 데이터재정렬부(26)의 다른 실시예를 상세하게 도시한다. 도6에 있어서, 데이터재정렬부(26)는 적색용, 녹색용 및 청색용 버스를(MR8, MR6, MR8)로부터의 비디오데이터를 제1 내지 제12 메모리(MR1 내지 MR12)에 멀티플렉싱하기 위한 제1 내지 제9 제어용스위치(SW1 내지 SW9)를 구비한다. 제1 내지 제12 메모리(MR1 내지 MR12) 각각은 1라인분의 색데이터중 절반에 해당하는 색데이터를 저장할 수 있는 저장용량을 가진다.

제1 제어용스위치(SW1)는 제1 절환제어신호(ENa)의 논리상태에 따라 적색용 버스(MR8)로부터의 적색데이터스트림을 제4 제어용스위치(SW4) 및 제7 제어용스위치(SW7) 중 어느 한쪽으로 공급한다. 제1 절환제어신호(ENa)는 수평주사기간의 전반부에 해당하는 기간에는 하이논리를 그리고 나머지 후반부에 해당하는 기간에는 로우논리를 유지한다. 이 제1 절환제어신호(ENa)에 의해 제1 제어용스위치(SW1)는 1라인분의 적색데이터(R1 내지 R800)중 전반 400개의 적색데이터(R1 내지 R400)를 제4 제어용스위치(SW4)쪽으로 그리고 나머지 후반 400개의 적색데이터(R401 내지 R800)를 제7 제어용스위치(SW7)쪽으로 각각 전송하게 된다. 비슷하게, 제2 제어용스위치(SW2)는 상기 제1 절환제어신호(ENa)에 의해 녹색용 버스(MR6)로부터의 1라인분의 녹색데이터(G1 내지 G800)중 전반 400개의 녹색데이터(G1 내지 G400)를 제5 제어용스위치(SW5)쪽으로 그리고 나머지 후반 400개의 녹색데이터(G401 내지 G800)를 제8 제어용스위치(SW8)쪽으로 각각 전송한다. 제1 및 제2 제어용스위치(SW1, SW2)와 마찬가지로, 제3 제어용스위치(SW3)도 상기 제1 절환제어신호(ENa)에 의해 청색용 버스(MR8)로부터의 1라인분의 청색데이터(B1 내지 B800)중 전반 400개의 청색데이터(B1 내지 B400)를 제6 제어용스위치(SW6)에 그리고 나머지 후반 400개의 청색데이터(B401 내지 B800)를 제9 제어용스위치(SW9)에 각각 공급한다.

제4 내지 제9 제어용스위치(SW4 내지 SW9)는 수평동기펄스(HP)의 논리상태에 따라 각각 색데이터를 기수번째 또는 우수번째 메모리 중 어느 한쪽의 메모리쪽으로 전달한다. 이 수평동기펄스(HP)는 수평동기신호의 주기마다 하이논리에서 로우논리로 그리고 로우논리에서 하이논리로 변화된다. 이 결과, 제4 내지 제9 제어용스위치(SW4 내지 SW9)는 각각 기수번째 수평동기기간에는 색데이터를 기수번째 메모리쪽으로 전달하고 우수번째 수평동기기간에는 색데이터를 우수번째 메모리쪽으로 전달한다. 이를 상세히 하면, 기수번째 수평동기기간에 있어서, 제4 제어용스위치(SW4)는 R1 내지 R400의 적색데이터를 제1 메모리(MR1)에, 제5 제어용스위치(SW5)는 G1 내지 G400의 녹색데이터를 제3 메모리(MR3)에, 제6 제어용스위치(SW6)는 B1 내지 B400의 청색데이터를 제5 메모리(MR5)에, 제7 제어용스위치(SW7)는 R401 내지 R800의 적색데이터를 제7 메모리(MR7)에, 제8 제어용스위치(SW8)는 G401 내지 G800의 녹색데이터를 제9 메모리(MR9)에, 제9 제어용스위치(SW9)는 B401 내지 B800의 청색데이터를 제11 메모리(MR11)에 각각 공급한다. 이와는 달리, 우수번째 수평동기기간에서, 제4 제어용스위치(SW4)는 R1 내지 R400의 적색데이터를 제2 메모리(MR2)에, 제5 제어용스위치(SW5)는 G1 내지 G400의 녹색데이터를 제4 메모리(MR4)에, 제6 제어용스위치(SW6)는 B1 내지 B400의 청색데이터를 제6 메모리(MR6)에, 제7 제어용스위치(SW7)는 R401 내지 R800의 적색데이터를 제8 메모리(MR8)에, 제8 제어용스위치(SW8)는 G401 내지 G800의 녹색데이터를 제10 메모리(MR10)에, 제9 제어용스위치(SW9)는 B401 내지 B800의 청색데이터를 제12 메모리(MR12)에 각각 공급한다.

한편, 제1 내지 제12 메모리(MR1 내지 MR12)는 각각 저장되어진 색데이터를 입력순서와는 다르게 판독하여 출력한다. 그리고 제1, 제3 및 제5 메모리(MR1, MR3, MR5)는 제7, 제9 및 제11 메모리(MR7, MR9, MR11)와 동시에 그리고 제2, 제4 및 제6 메모리(MR2, MR4, MR6)는 제8, 제10 및 제12 메모리(MR8, MR10, MR12)와 동시에 판독동작을 수행한다. 제1 및 제2 메모리(MR1, MR2)는 데이터의 판독시에 400개의 적색데이터(R1 내지 R400)를 R1, R5, R9, R397, R4, R8, R12, R400, R3, R7, R11, R399 및 R2, R6, R10, R398의 순서로 출력한다. 제1 및 제2 메모리(MR1, MR2)와 동일하게, 제7 및 제8 메모리(MR7, MR8)는 400개의 적색데이터(R401 내지 R800)를 R401, R405, R409, R797, R404, R408, R412, R800, R403, R407, R411, R799 및 R402, R406, R410, R798의 순서로 출력한다. 제3 및 제4 메모리(MR3, MR4)는 데이터의 판독시에 400개의 녹색데이터(G1 내지 G400)를 G2, G6, G10, G398, G1, G5, G9, G397, G4, G8, G12, G400 및 G3, G7, G11, G399의 순서로 출력한다. 마찬가지로, 제9 및 제10 메모리(MR9, MR10)도 400개의 녹색데이터(G401 내지 G800)를 G402, G406, G410, G798, G401, G405, G409, G797, G404, G408, G412, G800 및 G403, G407, G411, G799의 순서로 출력한다. 제5 및 제6 메모리(MR5, MR6)는 데이터 판독시에 400개의 청색데이터(B1 내지 B400)를 B3, B7, B11, B399, B2, B6, B10, B398, B1, B5, B9, B397 및 B4, B8, B12, B400의 순서로 출력한다. 제5 및 제6 메모리(MR5, MR6)와 동일하게, 제11 및 제12 메모리도 400개의 청색데이터(B401 내지 B800)를 B403, B407, B411, B799, B402, B406, B410, B798, B401, B405, B409, B797 및 B404, B408, B412, B800의 순서로 출력한다.

그리고 데이터재정렬부(26)는 기수번째 메모리(MR1, MR3, MR5, MR7, MR9, MR11)들로부터의 색데이터와 우수번째 메모리(MR2, MR4, MR6, MR8, MR10, MR12)들로부터의 색데이터를 선택적으로 출력하는 제10 내지 제15 제어용스위치(SW10 내지 SW15)를 추가로 구비한다. 이들 제10 내지 제15 제어용스위치(SW10 내지 SW15)는 인버터(INV1)를 경유하면서 반전된 수평동기펄스(HP)의 논리상태에 따라 기수번째 또는 우수번째 메모리로부터의 색데이터를 선택하게 된다. 즉, 제10 내지 제15 제어용스위치(SW10 내지 SW15)는 기수번째 수평동기기간에는 우수번째 메모리로부터의 색데이터를 선택하는 반면에 우수번째 수평동기기간에는 기수번째 메모리로부터의 색데이터를 선택하게 된다.

또한, 데이터재정렬부(26)는 제2 내지 제4 절환제어신호(ENb, ENc, ENd)에 의해 각각 구동되는 제16 내지 제18 제어용스위치(SW16 내지 SW18)를 구비한다. 아울러, 데이터재정렬부(26)는 제2 내지 제4 절환제어신호(ENb, ENc, ENd)에 구동되는 제19 내지 제21 제어용스위치(SW19 내지 SW21)도 구비한다. 제2 내지 제4 절환제어신호(ENb, ENc, ENd)는 각각 2비트 논리신호로 구성되며 아울러 그 논리값은 도2에 도시되어진 제1 내지 제4 선택신호들(SEL1 내지 SEL4)이 순차적으로 인에이블됨에 따라 1 수평동기기간동안 등간격으로 4회 변화된다. 이에 따라, 제16 내지 제21 제어용스위치(SW16 내지 SW21)은 1 수평동기기간동안 4회 절환되게 된다. 이를 상세히 설명하면, 제16 제어용스위치(SW16)는 제2 절환제어신호(ENb)의 논리값에 따라 제10 제어용스위치(SW10), 제11 제어용스위치(SW11), 제12 제어용스위치(SW12) 및 제10 제어용스위치(SW10)를 순차적으로 선택하여 R1, R5, R9, R397, G1, G5, G9, G397, B1, B5, B9, B397 및 R2, R6, R10, R398의 재정렬 비디오데이터가 제1 보조버스(SB1)에 출력되도록 한다. 그리고 제17 제어용스위치(SW17)는 제3 절

환제어신호(ENc)의 논리값에 따라 제11 제어용스위치(SW11), 제12 제어용스위치(SW12), 제10 제어용스위치(SW10) 및 제11 제어용스위치(SW11)를 순차적으로 선택하여 G2, G6, G10...G398, B2, B6, B10...B398 R3, R7, R11...R399, 및 G3, G7, G11...G399의 재정렬된 비디오데이터가 제2 보조버스(SB2)에 출력되도록 한다. 또한, 제18 제어용스위치(SW18)는 제4 절환제어신호(ENd)의 논리값에 따라 제12 제어용스위치(SW12), 제10 제어용스위치(SW10), 제11 제어용스위치(SW11) 및 제12 제어용스위치(SW12)를 순차적으로 선택하여 B3, B7, B11...B399 R4, R8, R12...R400, G4, G8, G12...G400 및 B4, B8, B12...B400의 재정렬된 비디오데이터가 제3 보조버스(SB3)에 출력되도록 한다. 다음으로 제16 내지 제18 제어용스위치(SW16 내지 SW18)와 동일하게 동작하는 제19 내지 제21 제어용스위치(SW19 내지 SW21)에 의해 제4 내지 제6 보조버스(SB4 내지 SB6)에 출력되는 재정렬된 비디오데이터는 다음과 같다. 제4 보조버스(SB4)에는 R401, R405, R409...R797, G401, G405, G409...G797, B401, B405, B409...B797 및 R402, R406, R410...R798의 재정렬 비디오데이터가, 제5 보조버스(SB5)에는 G402, G406, G410...G798, B402, B406, B410...B798, R403, R407, R411...R799 및 G403, G407, G411...G799의 재정렬된 비디오데이터가, 그리고 제6 보조버스(SB6)에는 B403, B407, B411...B799, R404, R408, R412...R800, G404, G408, G412...G800 및 B404, B408, B412...B800의 재정렬된 비디오데이터가 각각 공급된다.

본명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치는 1라인분의 비디오데이터를 재정렬하여 액정판넬상의 1라인분의 TFT들중 인접한 TFT들이 순차적으로 구동되도록 함과 아울러 동시에 구동되는 TFT들을 분산시킬 수 있다. 이에 따라, 본 발명의 액정표시장치에서는 D-IC들과 화소 매트릭스 사이의 배선구조가 간소화된다. 또한, 본 발명에서는 D-IC들이 동시에 비디오데이터를 샘플링하도록 함으로써 D-IC들은 주파수가 낮은 샘플링 클럭의 주파수를 사용할 수 있다.

이상 설명한 내용을 통해 당업자라면 본발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정하여져야만 한다.

(57) 청구의 범위

청구항 1

화소셀들이 다수의 데이터라인들과 다수의 게이트라인들의 교차부를 각각에 배열되어진 액정판넬과, 상기 다수의 데이터라인들에 비디오신호를 공급하기 위한 적어도 2개 이상의 데이터 드라이버 집적회로들과, 상기 적어도 2 이상의 데이터 드라이버 집적회로를 각각으로부터의 비디오신호들을 상기 다수의 데이터라인들에 선택적으로 공급하기 위한 적어도 2 이상의 멀티플렉싱 수단과, 상기 데이터 드라이버 집적회로들에 공급될 비디오데이터를 재배열하는 재배열수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 재배열수단은 재배열된 비디오데이터를 상기 적어도 2 이상의 데이터 드라이버 집적회로들과 개별적으로 접속되어진 적어도 2 이상의 데이터경로를 경유하여 상기 적어도 2 이상의 데이터 드라이버 집적회로들에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 적어도 2 이상의 데이터경로들은 상기 재배열수단으로부터의 상기 재배열된 비디오데이터를 상호배타적으로 공급받는 것을 특징으로 하는 액정표시장치.

청구항 4

제 2 항에 있어서,

상기 적어도 2 이상의 데이터경로들은 상기 재배열수단으로부터 상기 재배열된 비디오데이터를 동시에 공급받는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 재배열수단은 상기 적어도 2 이상의 데이터 드라이버 집적회로를 각각에 공급될 상기 비디오데이터를 일시적으로 저장하기 위한 적어도 2 이상의 메모리와,

데이터입력라인으로부터의 상기 비디오데이터를 상기 적어도 2 이상의 메모리들에 분배하는 데이터분배수단을 구비하는 것을 특징으로 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 적어도 2 이상의 메모리들이 판독동작을 상호배타적으로 수행하는 것을 특징으로 하는

액정표시장치.

청구항 7

제 6 항에 있어서,

상기 적어도 2 이상의 메모리들이 총 저장용량에 있어서 1라인분의 비디오데이터에 해당하는 저장용량을 가지는 것을 특징으로 하는 액정표시장치.

청구항 8

제 5 항에 있어서,

상기 적어도 2 이상의 메모리들이 판독동작을 동시에 수행하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 적어도 2 이상의 메모리들이 총 저장용량에 있어서 2라인분의 비디오데이터에 해당하는 저장용량을 가지는 것을 특징으로 하는 액정표시장치.

청구항 10

제 1 항에 있어서,

상기 재배열수단은 상기 적어도 2 이상의 데이터 드라이버 집적회로를 각각에 접속되어진 적어도 2 이상의 선입선출소자들과,

데이터입력라인으로부터의 상기 비디오데이터를 상기 적어도 2 이상의 선입선출소자들에 분배하는 데이터 분배수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 1 항에 있어서,

상기 적어도 2 이상의 멀티플렉싱수단들이 상기 액정패널상에 설치된 것을 특징으로 하는 액정표시장치.

청구항 12

제 1 항에 있어서,

상기 적어도 2 이상의 멀티플렉싱수단을 상기 적어도 2 이상의 데이터 드라이버 집적회로들이 상기 액정 패널상에 설치된 것을 특징으로 하는 액정표시장치.

청구항 13

적색, 녹색 및 청색 화소셀들이 수평축에서 반복되도록 다수의 데이터라인들과 다수의 게이트라인들의 교차부를 각각에 배열되어진 액정패널과,

상기 다수의 데이터라인들에 비디오신호를 공급하기 위한 적어도 2개 이상의 데이터 드라이버 집적회로들과,

상기 적어도 2 이상의 데이터 드라이버 집적회로를 각각으로부터의 비디오신호들을 상기 다수의 데이터라인들에 선택적으로 공급하기 위한 적어도 2 이상의 멀티플렉싱 수단과,

상기 데이터 드라이버 집적회로들에 공급될 적색, 녹색 청색의 비디오데이터를 상기 멀티플렉싱 수단에 의해 상기 데이터라인들이 선택되는 순서에 따라 재배열하는 재배열수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 14

제 13 항에 있어서,

상기 재배열수단은 재배열된 비디오데이터를 상기 적어도 2 이상의 데이터드라이버 집적회로들과 개별적으로 접속되어진 적어도 2 이상의 데이터경로를 경유하여 상기 적어도 2 이상의 데이터 드라이버 집적회로들에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 15

제 14 항에 있어서,

상기 적어도 2 이상의 데이터경로들은 상기 재배열수단으로부터의 상기 재배열된 비디오데이터를 상호배타적으로 공급받는 것을 특징으로 하는 액정표시장치.

청구항 16

제 14 항에 있어서,

상기 적어도 2 이상의 데이터경로들은 상기 재배열수단으로부터 상기 재배열된 비디오데이터를 동시에 공급받는 것을 특징으로 하는 액정표시장치.

청구항 17

제 13 항에 있어서,

상기 재배열수단은 상기 적어도 2 이상의 데이터 드라이버 집적회로를 각각에 공급될 상기 적색, 녹색 및 청색 비디오데이터를 일시적으로 저장하기 위한 적어도 2조 이상의 메모리와,

데이터라인으로부터의 상기 비디오데이터를 상기 적어도 2조 이상의 메모리들에 분배하는 데이터분배수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 18

제 17 항에 있어서,

상기 적어도 2조 이상의 메모리들이 판독동작을 상호배타적으로 수행하는 것을 특징으로 하는 액정표시장치.

청구항 19

제 18 항에 있어서,

상기 적어도 2조 이상의 메모리들이 총 저장용량에 있어서 1라인분의 비디오데이터에 해당하는 저장용량을 가지는 것을 특징으로 하는 액정표시장치.

청구항 20

제 17 항에 있어서,

상기 적어도 2조 이상의 메모리들이 판독동작을 동시에 수행하는 것을 특징으로 하는 액정표시장치.

청구항 21

제 20 항에 있어서,

상기 적어도 2조 이상의 메모리들이 총 저장용량에 있어서 2라인분의 비디오데이터에 해당하는 저장용량을 가지는 것을 특징으로 하는 액정표시장치.

청구항 22

제 13 항에 있어서,

상기 재배열수단은 상기 적어도 2 이상의 데이터 드라이버 집적회로를 각각에 접속되어진 적어도 2조 이상의 선입선출소자들과,

데이터입력라인으로부터의 상기 비디오데이터를 상기 적어도 2조 이상의 선입선출소자들에 분배하는 데이터분배수단을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 23

제 13 항에 있어서,

상기 적어도 2 이상의 멀티플렉싱수단들이 상기 액정판널상에 설치된 것을 특징으로 하는 액정표시장치.

청구항 24

제 13 항에 있어서,

상기 적어도 2 이상의 멀티플렉싱수단들과 상기 적어도 2 이상의 데이터 드라이버 집적회로들이 상기 액정판널상에 설치된 것을 특징으로 하는 액정표시장치.

청구항 25

화소셀들이 n 개의 데이터라인들과 m 개의 게이트라인들의 교차부를 각각에 배열되어진 액정판널과,

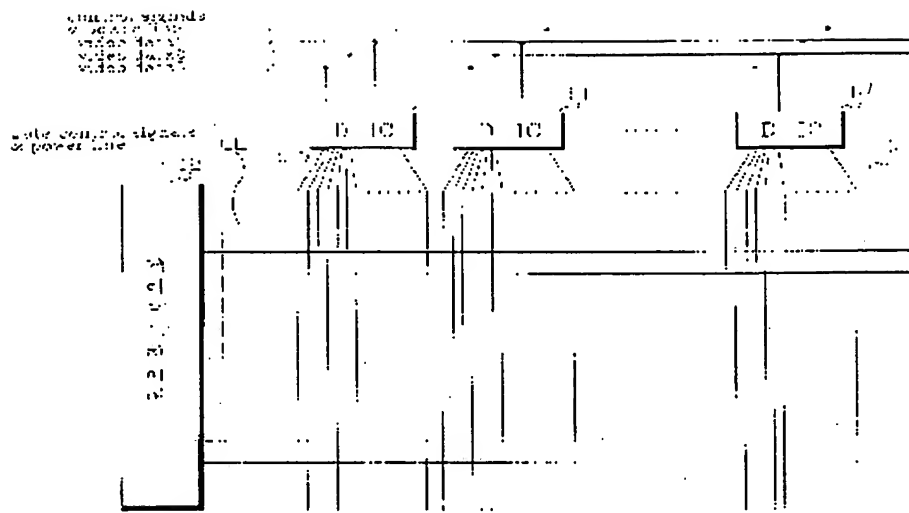
상기 n 개의 데이터라인들을 n 보다 작은 p 개씩 분할 구동하는 q 개의 데이터 드라이버 집적회로들과,

상기 q 개의 데이터 드라이버 집적회로를 각각에 의해 구동될 p 개의 데이터라인들이 상기 p 보다 작은 r 개씩 s 번에 걸쳐 순차적으로 상기 q 개의 데이터 드라이버 집적회로를 각각에 접속시키기 $s \times p$ 개의 멀티플렉서들과,

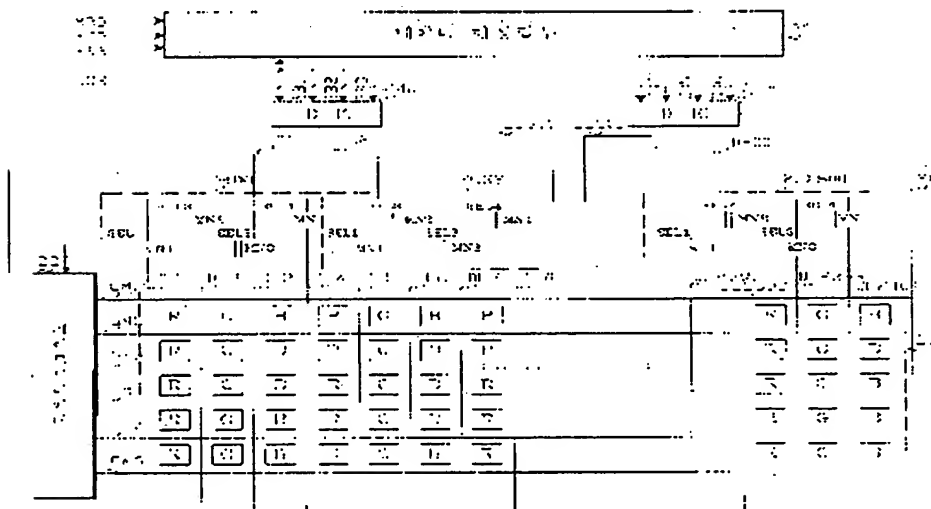
상기 데이터 드라이버 집적회로들에 공급될 비디오데이터를 재배열하는 재배열수단을 구비하는 것을 특징으로 하는 액정표시장치.

도면

도출



5P12



503

131	132	133	134
135	136	137	138
139	140	141	142

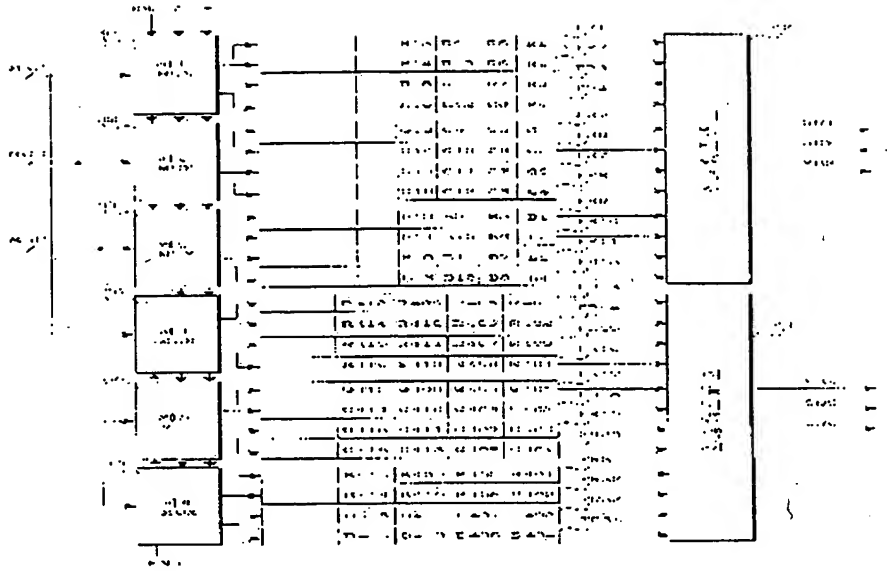
143	144	145	146
147	148	149	150
151	152	153	154
155	156	157	158

159	160	161	162
163	164	165	166
167	168	169	170
171	172	173	174
175	176	177	178
179	180	181	182

504

183	184	185	186
187	188	189	190
191	192	193	194
195	196	197	198
199	200	201	202
203	204	205	206
207	208	209	210
211	212	213	214
215	216	217	218
219	220	221	222
223	224	225	226
227	228	229	230
231	232	233	234
235	236	237	238
239	240	241	242
243	244	245	246
247	248	249	250
251	252	253	254
255	256	257	258
259	260	261	262
263	264	265	266
267	268	269	270
271	272	273	274
275	276	277	278
279	280	281	282
283	284	285	286
287	288	289	290
291	292	293	294
295	296	297	298
299	300	301	302
303	304	305	306
307	308	309	310
311	312	313	314
315	316	317	318
319	320	321	322
323	324	325	326
327	328	329	330
331	332	333	334
335	336	337	338
339	340	341	342
343	344	345	346
347	348	349	350
351	352	353	354
355	356	357	358
359	360	361	362
363	364	365	366
367	368	369	370
371	372	373	374
375	376	377	378
379	380	381	382
383	384	385	386
387	388	389	390
391	392	393	394
395	396	397	398
399	400	401	402
403	404	405	406
407	408	409	410
411	412	413	414
415	416	417	418
419	420	421	422
423	424	425	426
427	428	429	430
431	432	433	434
435	436	437	438
439	440	441	442
443	444	445	446
447	448	449	450
451	452	453	454
455	456	457	458
459	460	461	462
463	464	465	466
467	468	469	470
471	472	473	474
475	476	477	478
479	480	481	482
483	484	485	486
487	488	489	490
491	492	493	494
495	496	497	498
499	500	501	502
503	504	505	506
507	508	509	510
511	512	513	514
515	516	517	518
519	520	521	522
523	524	525	526
527	528	529	530
531	532	533	534
535	536	537	538
539	540	541	542
543	544	545	546
547	548	549	550
551	552	553	554
555	556	557	558
559	560	561	562
563	564	565	566
567	568	569	570
571	572	573	574
575	576	577	578
579	580	581	582
583	584	585	586
587	588	589	590
591	592	593	594
595	596	597	598
599	600	601	602
603	604	605	606
607	608	609	610
611	612	613	614
615	616	617	618
619	620	621	622
623	624	625	626
627	628	629	630
631	632	633	634
635	636	637	638
639	640	641	642
643	644	645	646
647	648	649	650
651	652	653	654
655	656	657	658
659	660	661	662
663	664	665	666
667	668	669	670
671	672	673	674
675	676	677	678
679	680	681	682
683	684	685	686
687	688	689	690
691	692	693	694
695	696	697	698
699	700	701	702
703	704	705	706
707	708	709	710
711	712	713	714
715	716	717	718
719	720	721	722
723	724	725	726
727	728	729	730
731	732	733	734
735	736	737	738
739	740	741	742
743	744	745	746
747	748	749	750
751	752	753	754
755	756	757	758
759	760	761	762
763	764	765	766
767	768	769	770
771	772	773	774
775	776	777	778
779	780	781	782
783	784	785	786
787	788	789	790
791	792	793	794
795	796	797	798
799	800	801	802
803	804	805	806
807	808	809	810
811	812	813	814
815	816	817	818
819	820	821	822
823	824	825	826
827	828	829	830
831	832	833	834
835	836	837	838
839	840	841	842
843	844	845	846
847	848	849	850
851	852	853	854
855	856	857	858
859	860	861	862
863	864	865	866
867	868	869	870
871	872	873	874
875	876	877	878
879	880	881	882
883	884	885	886
887	888	889	890
891	892	893	894
895	896	897	898
899	900	901	902
903	904	905	906
907	908	909	910
911	912	913	914
915	916	917	918
919	920	921	922
923	924	925	926
927	928	929	930
931	932	933	934
935	936	937	938
939	940	941	942
943	944	945	946
947	948	949	950
951	952	953	954
955	956	957	958
959	960	961	962
963	964	965	966
967	968	969	970
971	972	973	974
975	976	977	978
979	980	981	982
983	984	985	986
987	988	989	990
991	992	993	994
995	996	997	998
999	1000	1001	1002
1003	1004	1005	1006
1007	1008	1009	1010
1011	1012	1013	1014
1015	1016	1017	1018
1019	1020	1021	1022
1023	1024	1025	1026
1027	1028	1029	1030
1031	1032	1033	1034
1035	1036	1037	1038
1039	1040	1041	1042
1043	1044	1045	1046
1047	1048	1049	1050
1051	1052	1053	1054
1055	1056	1057	1058
1059	1060	1061	1062
1063	1064	1065	1066
1067	1068	1069	1070
1071	1072	1073	1074
1075	1076	1077	1078
1079	1080	1081	1082
1083	1084	1085	1086
1087	1088	1089	1090
1091	1092	1093	1094
1095	1096	1097	1098
1099	1100	1101	1102
1103	1104	1105	1106
1107	1108	1109	1110
1111	1112	1113	1114
1115	1116	1117	1118
1119	1120	1121	1122
1123	1124	1125	1126
1127	1128	1129	1130
1131	1132	1133	1134
1135	1136	1137	1138
1139	1140	1141	1142
1143	1144	1145	1146
1147	1148	1149	1150
1151	1152	1153	1154
1155	1156	1157	1158
1159	1160	1161	1162
1163	1164	1165	1166
1167	1168	1169	1170
1171	1172	1173	1174
1175	1176	1177	1178
1179	1180	1181	1182
1183	1184	1185	1186
1187	1188	1189	1190
1191	1192	1193	1194
1195	1196	1197	1198
1199	1200	1201	1202
1203	1204	1205	1206
1207	1208	1209	1210
1211	1212	1213	1214
1215	1216	1217	1218
1219	1220	1221	1222
1223	1224	1225	1226
1227	1228	1229	1230
1231	1232	1233	1234
1235	1236	1237	1238
1239	1240	1241	1242
1243	1244	1245	1246
1247	1248	1249	1250
1251	1252	1253	1254
1255	1256	1257	1258
1259	1260	1261	1262
1263	1264	1265	1266
1267	1268	1269	1270
1271	1272	1273	1274
1275	1276	1277	1278
1279	1280	1281	1282
1283	1284	1285	1286
1287	1288	1289	1290
1291	1292	1293	1294
1295	1296	1297	1298
1299	1300	1301	1302
1303	1304	1305	1306
1307	1308	1309	1310
1311	1312	1313	1314
1315	1316	1317	1318
1319	1320	1321	1322
1323	1324	1325	1326
1327	1328	1329	1330
1331	1332	1333	1334
1335	1336	1337	1338
1339	1340	1341	1342
1343	1344	1345	1346
1347	1348	1349	1350
1351	1352	1353	1354
1355	1356	1357	1358
1359	1360	1361	1362
1363	1364	1365	1366
1367	1368	1369	1370
1371	1372	1373	1374
1375	1376	1377	1378
1379	1380	1381	1382
1383	1384	1385	1386
1387	1388	1389	1390
1391	1392	1393	1394
1395	1396	1397	1398
1399	1400	1401	1402
1403	1404	1405	1406
1407	1408	1409	1410
1411	1412	1413	1414
1415	1416	1417	1418
1419	1420	1421	1422
1423	1424	1425	1426
1427	1428	1429	1430
1431	1432	1433	1434
1435	1436	1437	1438
1439	1440	1441	1442
1443	1444	1445	1446
1447	1448	1449	1450
1451	1452	1453	1454
1455	1456	1457	1458
1459	1460	1461	1462
1463	1464	1465	1466
1467	1468	1469	1470
1471	1472	1473	1474
1475	1476	1477	1478
1479	1480	1481	1482
1483	1484	1485	1486
1487	1488	1489	1490
1491	1492	1493	1494
1495	1496	1497	1498
1499	1500	1501	1502

도 15



도 16

